

ЗАТВЕРДЖУЮ

Завідувач кафедри _____

В.І. Гостєв

(підпис, ініціали, прізвище)

"__" _____ 20__ року

Сторчак К.П.

(прізвище та ініціали автора)

ЛЕКЦІЯ

з навчальної дисципліни

КЕРУВАЛЬНІ КОМПЛЕКСИ ЕЛЕКТРОЗВ'ЯЗКУ

(назва навчальної дисципліни)

Тема 7: Алгоритми множення і ділення в ЕКМ

(номер і назва теми)

Заняття 13: Алгоритми множення і ділення в ЕКМ

(номер і назва заняття)

Навчальний час – 2 години.

Для студентів інституту (факультету):

Навчально-науковий інститут

Телекомунікацій та інформатизації

Факультет Інформаційних технологій

Навчальна та виховна мета:

Набуття практичних навичок в операціях множення і ділення в цифрових процесорах

Обговорено та схвалено на засіданні кафедри

“__” _____ 20__ року Протокол №__

Зміст

Вступ.

- 1 Алгоритми операції множення.
- 2 Алгоритми операції ділення.

Л І Т Е Р А Т У Р А

1. Основы арифметики цифровых процессоров: учеб. пособие / Н.П. Вашкевич, Е.И. Калиниченко. - Пенза: Изд-во ПГУ, 2010. - 160 с.

Наочні посібники

(Інфокус, полілюкс, слайди, схеми, макети тощо).

Завдання на самостійну роботу

1. Множення чисел в додатковому коді.

Вступ

Минулої лекції було розглянуто операції додавання, що виконуються в цифрових процесорах, сьогодні розглянемо операції множення і ділення.

1 Алгоритми операції множення

Существует следующая классификация алгоритмов умножения.

Классификация алгоритмов умножения

№ п/п	Умножение начинается	Направление сдвига		
		множимого	множителя	частичного произведения
1	с младших разрядов мно- жителя	неподвижно	вправо	вправо
2		влево	вправо	неподвижно
3	со старших разрядов мно- жителя	неподвижно	влево	влево
4		вправо	влево	неподвижно

Наибольшее применение в цифровых процессорах получил первый способ. Следующий по степени использования – четвертый способ. Он используется при умножении дробных чисел в формате с ФТ, когда на n -разрядном процессоре нужно получить не $2 \cdot n$ разрядное произведение, а только его старшие n разрядов.

Функциональная схема ОА для умножения по первому алгоритму приведена на рис. 4.6.

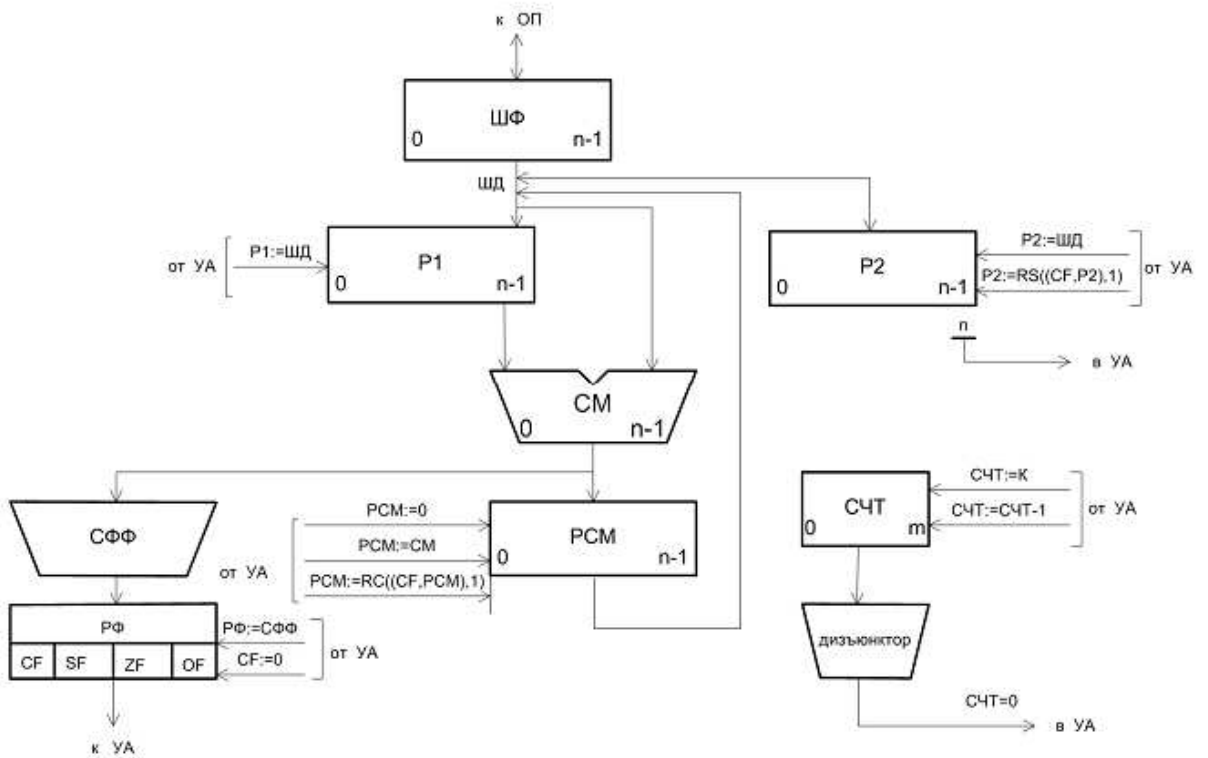


Рис. 4.6. Функциональная схема ОА для умножения по первому алгоритму

В схеме использованы следующие обозначения:

ШФ – шинный формирователь управляет направлением передачи данных (или из ОП, или в ОП);

шд – шина данных ОА;

P1 – регистр, в который записывается множимое;

P2 – регистр, в который записывается множитель, а затем в него по ходу умножения пересылаются младшие разряды произведения (по окончании умножения в нем находятся младшие разряды произведения);

СМ – сумматор, работающий в дополнительном коде;

РСМ – регистр для получения частичного произведения (по окончании умножения в нем находится старшая часть произведения);

СФФ – схема формирования флагов;

РФ – регистр флагов;

СЧТ – счетчик тактов работает на вычитание и служит для подсчета количества тактов умножения;

(CF, P2) – объединение в единое CF и P2 при сдвиге;

(CF, РСМ) – объединение в единое CF и РСМ при сдвиге.

4.5.1. Алгоритм умножения целых беззнаковых чисел в формате с ФТ

Рассмотрим алгоритм умножения целых беззнаковых чисел в формате с ФТ.

Шаг 1. Множимое записывается в регистр P1 (операция «посылка X»).

Шаг 2. Множитель записывается в P2 (операция «умножение на Y»).

Шаг 3. Регистр сумматора и флаг CF обнуляются. В счетчик тактов записывается значение, равное количеству разрядов регистра множителя.

Шаг 4. Проверяется значение младшего бита регистра P2. Если он равен 1, то к регистру сумматора (РСМ) прибавляется содержимое P1.

Шаг 5. Содержимое флага CF и РСМ циклически сдвигается вправо на один разряд (младший разряд регистра сумматора заносится во флаг CF).

Шаг 6. Содержимое флага CF и регистра P2 сдвигается логически вправо на один разряд. Счетчик тактов уменьшается на 1.

Шаг 7. Значение счетчика тактов сравнивается с 0. Если значение счетчика тактов не равно 0, то переход к шагу 4, иначе к шагу 8.

Шаг 8. Устанавливается значение регистра флагов. Значение РСМ и P2 последовательно переписываются в ОП.

Рассмотрим пример выполнения этого алгоритма.

Выполнить умножение операндов X и Y на восьмиразрядном процессоре. $X=270_{(8)}$, $Y=71_{(8)}$ (табл. 4.3). Обратите внимание, что при рассмотрении примера двойной рамкой выделяется значение младшего бита $P2$, который анализируется на шаге 4.

Когда $СЧТ=0$, в регистрах РСМ и P2 содержится произведение: в РСМ – старшая часть, а в P2 – младшая часть. Выполним проверку:

$$X*Y=0010100011111000_{(2)}=10100011111000_{(2)}=24370_{(8)}.$$

		2	7	0
	x	7	1	
—	—	2	7	0
		2	7	0
2	4	1	0	
—	—	2	7	0
2	4	3	7	0

Результат верен.

Умножение беззнаковых операндов $X \cdot Y$, где $X = 270_{(8)}$, $Y = 71_{(8)}$

CF	PCM								P2								СЧТ				Комментарий	
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*		
0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0	1	1	0	0	0	Исходное состояние CF:=0; PCM:=0; P2:=Y; СЧТ:=8
0	1	0	1	1	1	0	0	0	0	0	1	1	1	0	0	1	1	0	0	0	+P1	
0	1	0	1	1	1	0	0	0	0	0	1	1	1	0	0	1	1	0	0	0	PCM:=PCM+P1	
0	0	1	0	1	1	1	0	0	0	0	1	1	1	0	0	1	1	0	0	0	(CF,PCM):=RC((CF,PCM),1)	
0	0	1	0	1	1	1	0	0	0	0	0	1	1	1	0	0	0	1	1	1	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1	
0	0	0	1	0	1	1	1	0	0	0	0	1	1	1	0	0	0	1	1	1	(CF,PCM):=RC((CF,PCM),1)	
0	0	0	1	0	1	1	1	0	0	0	0	0	1	1	1	0	0	1	1	0	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1	
0	0	0	0	1	0	1	1	1	0	0	0	0	1	1	1	0	0	1	1	0	(CF,PCM):=RC((CF,PCM),1)	
0	0	0	0	1	0	1	1	1	0	0	0	0	0	1	1	1	0	1	0	1	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1	
0	1	0	1	1	1	0	0	0	0	0	0	0	1	1	1	1	0	1	0	1	+P1	
0	1	1	0	0	1	1	1	1	0	0	0	0	0	1	1	1	0	1	0	1	PCM:=PCM+P1	
1	0	1	1	0	0	1	1	1	0	0	0	0	0	1	1	1	0	1	0	1	(CF,PCM):=RC((CF,PCM),1)	
0	0	1	1	0	0	1	1	1	1	0	0	0	0	1	1	0	1	0	0	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1		
0	1	0	1	1	1	0	0	0	1	0	0	0	0	0	1	0	1	0	0	+P1		
1	0	0	0	1	1	1	1	1	1	0	0	0	0	0	1	0	1	0	0	PCM:=PCM+P1		
1	1	0	0	0	1	1	1	1	1	0	0	0	0	0	1	0	1	0	0	(CF,PCM):=RC((CF,PCM),1)		
0	1	0	0	0	1	1	1	1	1	0	0	0	0	0	1	0	0	1	1	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1		
0	1	0	1	1	1	0	0	0	1	1	0	0	0	0	1	0	0	1	1	+P1		
1	0	1	0	0	0	1	1	1	1	0	0	0	0	0	1	0	0	1	1	PCM:=PCM+P1		
1	1	0	1	0	0	0	1	1	1	0	0	0	0	0	1	0	0	1	1	(CF,PCM):=RC((CF,PCM),1)		
0	1	0	1	0	0	0	1	1	1	1	0	0	0	0	0	0	0	1	0	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1		
1	0	1	0	1	0	0	0	1	1	1	0	0	0	0	0	0	0	1	0	(CF,PCM):=RC((CF,PCM),1)		
0	0	1	0	1	0	0	0	1	1	1	1	0	0	0	0	0	0	0	1	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1		
1	0	0	1	0	1	0	0	0	1	1	1	0	0	0	0	0	0	0	1	(CF,PCM):=RC((CF,PCM),1)		
0	0	0	1	0	1	0	0	0	1	1	1	1	0	0	0	0	0	0	0	(CF,P2):=RS((CF,P2),1) СЧТ:=СЧТ - 1		

CF=0; SF=0; ZF=0; OF=0.

1 Алгоритмы операций деления

В цифровом процессоре операция деления сводится к последовательности выполнения операций вычитания и сдвига. Количество получаемых битов частного определяется разрядностью процессора. При делении в формате целых чисел результатом операции являются частное и остаток от деления. При делении в формате дробных чисел и в формате с плавающей точкой результатом является только частное, а остаток не сохраняется. Существуют два алгоритма деления:

- 1) с восстановлением остатка;
- 2) без восстановления остатка.

Алгоритм деления с восстановлением остатка. Цикл алгоритма деления с восстановлением остатка состоит в следующем. Из старших разрядов делимого (а затем из остатка) вычитается делитель. Если разность положительная или равна 0, то очередная цифра частного равна 1. Если же отрицательная, то цифра частного равна 0, и остаток восстанавливается до предыдущего значения прибавлением делителя. Затем для следующего цикла деления остаток увеличивается присоединением очередной цифры делимого.

Рассмотрим алгоритм деления с восстановлением остатка «столбиком» в двоичной системе счисления на примере деления целых чисел.

Пример. $X/Y=Z(R)$, где Z – частное, а R – остаток.

$$X=25_{(8)}=10101001_{(2)};$$

$$Y=5_{(8)}=101_{(2)}.$$

Опера-ция	Делимое/Остаток								Частное				Комментарий	
	1	0	1	0	1	0	0	1						
-	1	0	1											вычитание
	0	0	0	0	1	0	0	1	1					остаток положи-тельный
-		1	0	1										вычитание
	-	1	0	1					1	0				остаток отрица-тельный
+		1	0	1										восстановление остатка
	0	0	0	0	1	0	0	1						остаток восста-новлен
-			1	0	1									вычитание
		-	1	0	0				1	0	0			остаток отрица-тельный
+			1	0	1									восстановление остатка
					1	0	0	1						остаток восста-новлен
-				1	0	1								вычитание
				-	1	1			1	0	0	0		остаток отрица-тельный
+				1	0	1								восстановление остатка
					1	0	0	1						остаток восста-новлен
-					1	0	1							вычитание
						-	1		1	0	0	0	0	остаток отрица-тельный
+					1	0	1							восстановление остатка

Опера-ция	Делимое/Остаток								Частное				Комментарий	
					1	0	0	1						остаток восста-новлен
-					1	0	1							вычитание
					1	0	0	1	0	0	0	0	1	остаток положи-тельный

Так как последнее вычитание делителя было с учетом младшего разряда делимого, то деление завершено

Результатом деления будут частное, равное $41_{(8)}$, остаток, равный $4_{(8)}$. Таким образом, алгоритм деления с восстановлением остатка включает следующие основные действия:

1. Биты частного получаются в цикле деления, начиная со старшего разряда.
2. Каждый цикл деления включает операцию вычитания делителя из остатка делимого (на первом шаге из старших разрядов делимого).
3. Если при вычитании получен отрицательный остаток, то очередная цифра частного равна 0, а если положительный или равный 0, то очередная цифра частного равна 1.
4. Если полученный остаток отрицательный, то он восстанавливается до предыдущего значения добавлением делителя.
5. Остаток увеличивается присоединением очередной цифры делимого.
6. Число тактов деления определяется разрядностью процессора.